

# Advanced System Technologies

## FPGA-basierter high-speed ADC ohne externe Komponenten

Die Digitalisierung analoger Signale erfolgt zunehmend früher im Verarbeitungsprozess, um die komplexe analoge Signalverarbeitung zu reduzieren. Ein Analog-Digital-Wandler (ADC) ist daher unerlässlich und wird oft direkt in FPGAs oder Mikroprozessoren integriert, bietet jedoch häufig wenig Flexibilität. Das IMES hat einen neuen FPGA-basierten ADC entwickelt, welcher keine externen Komponenten erfordert, was ihm hohe Flexibilität verleiht. Der ADC erreicht eine Auflösung von 9.3 Bit und eine effektive Anzahl von Bits (ENOB) von 7 bei einer Abtastrate von 600 MSample/s. Eine alternative Version des ADC arbeitet mit einer Abtastrate von 1.2 GSample/s und erreicht eine ENOB von 5.3.

### Grundprinzip

Ein Rampen-ADC wurde implementiert, bei dem die zu messende analoge Spannung zunächst in eine Zeitdauer umgewandelt und dann digital gemessen wird. Eine Referenzrampe steigt linear von einer Startspannung bis zu einem Endwert an und wird mit der analogen Spannung durch einen Komparator verglichen. Ein Zeit-Digital-Wandler (TDC) misst die Zeit vom Beginn der Rampe bis zur Erreichung der Eingangsspannung. Diese Zeit ist proportional zur Eingangsspannung und wird in einen digitalen Wert umgewandelt, der die ursprüngliche analoge Spannung repräsentiert.

### Implementierung

Der FPGA-basierte Rampen-ADC wurde erfolgreich in einem Ultrascale+ FPGA implementiert. Die analoge Spannung wird an einen LVDS-Eingang des FPGAs angelegt, und ein interner LVDS-Komparator vergleicht die Spannung der Referenzrampe mit der Eingangsspannung. Die Referenzrampe wird durch den einstellbaren Ausgangswiderstand des Ausgangstreibers und die parasitäre Kapazität des I/O-Pads generiert. Die Zeitmessung erfolgt durch einen internen TDC basierend auf einer Verzögerungskette bestehend aus Carry-Elementen. Korrekturverfahren verbessern die Linearität und Genauigkeit des TDCs und damit des ADCs.

### Vielseitige Anwendungen

Aufgrund der Tatsache, dass keine externen Komponenten mehr benötigt werden, bietet dieser ADC die Flexibilität, nahezu jeden digitalen I/O in einen ADC umzuwandeln. Insbesondere die hohe Anzahl von digitalen I/O-Ports in heutigen FPGA-Systemen ermöglicht den Aufbau massiver und leistungsstarker ADC-Arrays direkt auf dem FPGA. Solche Arrays sind besonders nützlich in Messsystemen, in welchen die Echtzeit-Digitalisierung vieler Kanäle erforderlich ist.

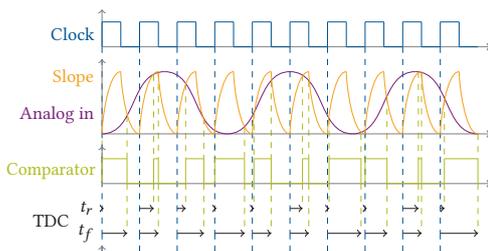


Bild 1: Funktionsweise des Rampen-ADCs

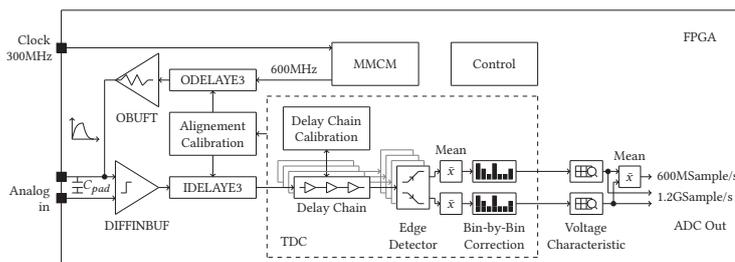


Bild 2: Blockschaltbild des FPGA-basierten ADCs

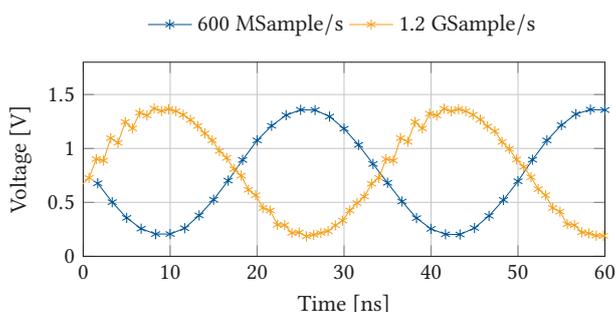


Bild 3: Messung eines 30MHz Sinus mit 600MSample/s (blau) und 1.2GSample/s (gelb)

### Kontakt

Prof. Dr. Paul Zbinden  
OST – Ostschweizer Fachhochschule,  
IMES Institut für Mikroelektronik, Embedded Systems und  
Sensorik  
Oberseestrasse 10, 8640 Rapperswil  
+41 58 257 45 84, paul.zbinden@ost.ch

